

POWER-SIGNAL INTEGRITY SIMULACIJE ELEKTRONSKIH KOLA**POWER AND SIGNAL INTEGRITY SIMULATIONS OF THE ELECTRONIC CIRCUITS**Milomir Spajić, *Fakultet tehničkih nauka, Novi Sad***Oblast – ELEKTROTEHNIKA I RAČUNARSTVO**

Kratak sadržaj – U radu je opisan teorijski uvod u *Signal Integrity* i *Power Integrity* problematiku. Glavni akcenat bio je na izvršavanju *Power Integrity* simulacija koje se koriste za verifikaciju projektovanih štampanih ploča prije njihove izrade, što omogućava izbjegavanje potencijalnih problema nakon što se pločice izrade.

Ključne reči: *Power Distribution Network, Power Integrity, Signal Integrity, simulacije*

Abstract – *This paper presents the theoretical introduction to Power Integrity and Signal Integrity problems. Main accent was on execution of Power Integrity simulations which are used for verification of the Printed Circuit Boards before production, which enables avoidance of the potential problems after production of the Printed Circuit Boards.*

Keywords: *Power Distribution Network, Power Integrity, Signal Integrity, simulations*

1. UVOD

Električna kola koja se danas projektuju u obliku štampanih pločica postaju sve kompleksnija. Neki od glavnih razloga kompleksnosti ovih kola su napajanja potrebna za sve čipove i komponente na ploči, kao i brzine signala koji prenose informacije, odnosno oštre ivice tih signala. Velika kompleksnost uređaja dovodi i do češćih grešaka koje inženjeri mogu napraviti pri njihovom razvoju.

Pojavom grešaka u dizajnu, dolazi do povećanja cijene razvoja uređaja. Da bi se cijena razvoja uređaja smanjila, potrebno je smanjiti i broj potencijalnih grešaka koje nastaju tokom razvoja. Jedan od načina da se broj grešaka smanji jeste korišćenje softverskih alata za simulacije. Postoje alati za simulacije električnih kola i alati za simulacije električnih pločica. Simulacije koje se rade za provjeru napajanja su *Power Integrity* simulacije, a simulacije koje se koriste za provjeru signala na ploči su *Signal Integrity* simulacije. Simulacije koje su odrađene u okviru ovog rada, izvršene su u softverskom alatu *Cadence Sigrity*. U oblasti *Power Integrity* neke od najvažnijih simulacija su pad napona na linijama napajanja, impedansa kao i simulacija dikapling kondenzatora. Za *Signal Integrity* verifikaciju, od interesa je simulacija impedanse, dijagram oka kao i S parametri.

NAPOMENA:

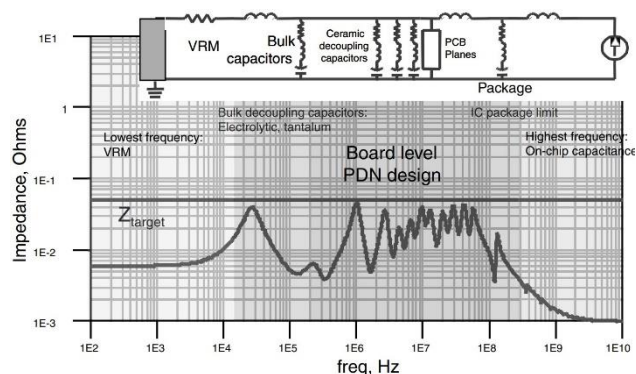
Ovaj rad proistekao je iz master rada čiji mentor je bio dr Miodrag Brkić, vanr. prof.

2. POWER DISTRIBUTION NETWORK (PDN)

Kao uvod u *Power Integrity* analize, potrebno je upoznati se sa terminom *Power Distribution Network (PDN)*. PDN odnosno mreža napajanja na štampanoj ploči predstavlja sve međusobno povezane elemente od naponskog regulatora (odnosno izvora napona – generatora) do potrošača (što je obično mikrokontroler odnosno čip). Ovo uključuje naponski regulator, dikapling kondenzatore, vije (eng. *via*), vodove, poligone na štampanoj ploči, ostale kondenzatore na ploči, kontakte za lemljenje između čipa i ploče kao i vodove unutar čipa. Prva stvar o kojoj treba voditi računa prilikom projektovanja PDN je da se obezbedi konstantan napon na priključcima potrošača. Ukoliko se projektuje loša mreža napajanja, dolazi do pojave šuma koji može izazvati nepravilan rad, pa čak i prestanak rada potrošača.

2.1. Ciljna impedansa

Uzrok pojave talasnosti napona na priključcima za napajanje potrošača jeste PDN impedansa. Tokom projektovanja mreže, potrebno je izračunati impedansu za koju će pad napona u najgorem slučaju i dalje biti dovoljno nizak da ne dovede do nepravilnog rada potrošača. Zbog različitih karakteristika komponenata koje su povezane na PDN, impedansa PDN zavisi od frekvencije. Na slici 1. prikazan je impedansni profil jedne PDN mreže koja zadovoljava uslov da u svakoj tački (na svakoj frekvenciji) bude ispod unaprijed određene ciljane impedane.

Slika 1. *PDN impedansa u odnosu na ciljnu impedansu***2.2. Dikapling kondenzatori**

Na slici 1. prikazan je slučaj kad je PDN impedansa podešena tako da bude niža od ciljane impedanse i na taj način je obezbeđeno da napon potrošača uvijek bude u granicama u kojima je moguć njegov pravilan rad. Ukoliko PDN impedansa nije niža od ciljane impedanse, potrebno je popraviti to na neki način. To je moguće ura-

diti dodavanjem dikapling kondenzatora. Ovi kondenzatori se postavljaju što bliže potrošaču i smanjuju PDN impedansu. U teoriji impedansa kondenzatora linearno opada sa povećanjem frekvencije, međutim u praksi to nije tako. Nakon određene granične frekvencije, kondenzator počinje da ispoljava osobinu induktivnosti i ponaša se kao zavojnica, pa daljim povećavanjem njegove frekvencije, povećava se i impedansa. Ovo u nekim slučajevima dovodi do potrebe da se koristi više različitih dikapling kondenzatora.

3. POWER INTEGRITY

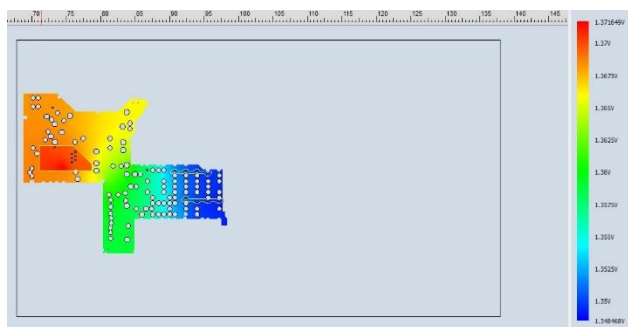
Problemi u *Power Integrity* oblasti su danas česta pojava, pogotovo kod ploča sa brzim signalima i ostrim ivicama signala. Ukoliko PDN impedansa kod ovakvih uređaja nije pravilno podešena, napon potrošača na ploči može biti nestabilan sa velikom količinom talasnosti što dovodi do nepravilnog rada.

Cilj *Power Integrity* analize jeste da se obezbedi pravilna isporuka energije potrošačima na štampanoj ploči. Da bi se mogućnost greške prilikom projektovanja PDN svela na minimum, vrše se simulacije projektovane mreže, tako da se greške mogu ispraviti prije izrade uređaja.

3.1. Pad napona u vodovima napajanja

Ukoliko je struja potrošača značajna, a PDN impedansa nije pravilno isprojektovana, može doći do velike razlike potencijala između izvora i potrošača. Da bi se ovo izbjeglo, moguće je izvršiti analizu pada napona u vodovima napajanja.

Za potrebe ove analize, korišćen je alat *PowerDC* koji je dio *Cadence Sigrity* paketa alata. Analiza je izvršena za jedan naponski nivo, na kojem je potrošaču potrebna najveća struja. U ovom slučaju je to napon od 1.375V a maksimalna struja koja je dobijena iz tehničke dokumentacije potrošača je 6.1A. Važno je napomenuti da je ovo simulacija za najgori slučaj. Potrebno je podesiti model generatora i potrošača a rezultat analize prikazan je na slici 2.



Slika 2. Prikaz rezultata simulacije u grafičkom obliku

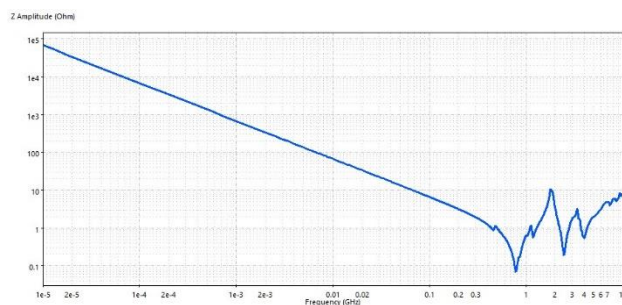
Na slici 2. sa desne strane se može vidjeti i skala napona, po kojoj je najniži napon 1.348V (tamno plava boja) a najviši 1.372V (crvena boja).

Sa lijeve strane je prikaz naponskog nivoa od 1.375V na ploči, sa bojama koje predstavljaju naponske nivoe sa skale desno.

Osim pada napona, kao rezultat ove simulacije moguće je vidjeti i gustinu struje, jačinu struje, gustinu snage i disipaciju snage.

3.2. Simulacija PDN impedanse

Kao što je već ranije pomenuto, značaj PDN impedanse pri projektovanju štampanih ploča je ogroman, pa je potrebno izvršiti i simulaciju iste. Prva i osnovna simulacija koju je moguće odraditi, jeste simulacija koju „vidi“ čip odnosno potrošač kad ostale komponente nisu zalemljene na ploču. Drugim riječima, to je impedansa samo štampane ploče. Ova simulacija može biti odrađena korišćenjem alata *PowerSI* iz paketa alata *Cadence Sigrity*. Za simulaciju impedanse potrebno je podesiti portove. Jedan port je izvor, a drugi je potrošač. Ponovo je odrađena simulacija na istoj liniji napajanja, odnosno 1.375V. Simulacija je odrađena za frekventijski opseg od 10kHz do 1GHz. Rezultat simulacije u Z domenu, prikazan je na slici 3.

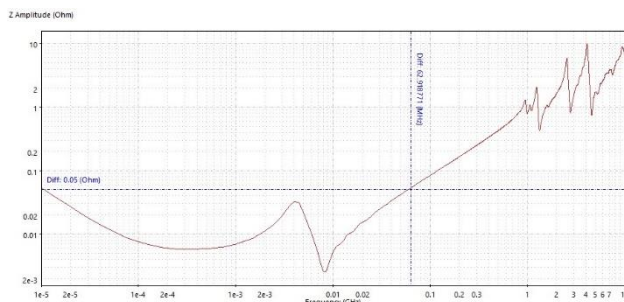


Slika 3. PDN impedansa štampane ploče bez komponentata

Na slici 3. je prikazana amplituda, a osim amplitude moguće je simulirati i fazu, realni i imaginarni dio, Smitov grafik kao i fazno kašnjenje.

3.3. Simulacija impedanse sa dikapling kondenzatorima

Nakon što se proračuna ciljna impedansa, odradi simulacija prazne štampane ploče i odrede dikapling kondenzatori, moguće je izvršiti simulaciju da se provjeri efekat koji dikapling kondenzatori ostvaruju. Potrebno je podesiti sve kondenzatore, odnosno modele kondenzatora. Portovi su podešeni kao što je objašnjeno u prethodnom poglavlju. Rezultati simulacije mogu se vidjeti na slici 4.



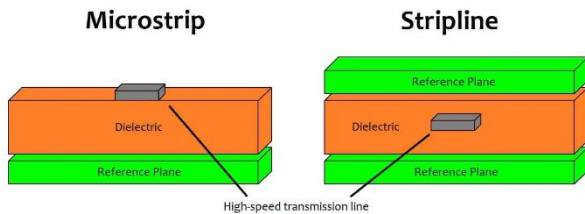
Slika 4. PDN impedansa sa dikapling kondenzatorima

4. TRANSMISIONI VODOVI

Prenos podataka između predajnika i prijemnika se vrši preko prenosnog medijuma koji može biti trasiran i netrasiran. U oba slučaja informacija se prenosi prostiranjem elektromagnetnih talasa. Ukoliko je pri prenosu signala vrijeme tranzicije signala kraće od vremena prostiranja signala, tada kažemo da se signal prenosi kroz transmisioni vod.

4.1. Impedansa transmisionih vodova

Kao što je bio slučaj i u analizi napajanja, i kod prenosa signala impedansa je jedan od najvažnijih faktora koji utiču na kvalitet signala. Postoje dvije osnovne strukture vodova na štampanim pločama: mikrostrip vod i strip vod. Mikrostrip vod je vod koji se prostire po površini štampane ploče a strip vod se prostire po nekom od unutrašnjih slojeva štampane ploče. Razlika između mikrostrip i strip voda prikazana je na slici 5.

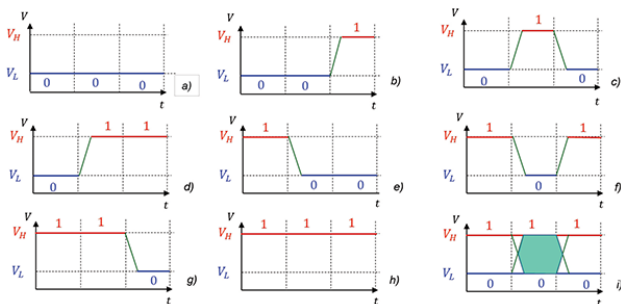


Slika 5. Razlika između mikrostrip i strip vodova

Za proračun impedanse vodova na štampanim pločama postoje brojni onlajn kalkulatori. Većina današnjih alata za projektovanje štampanih ploča takođe ima integrisane alate za proračun impedanse vodova.

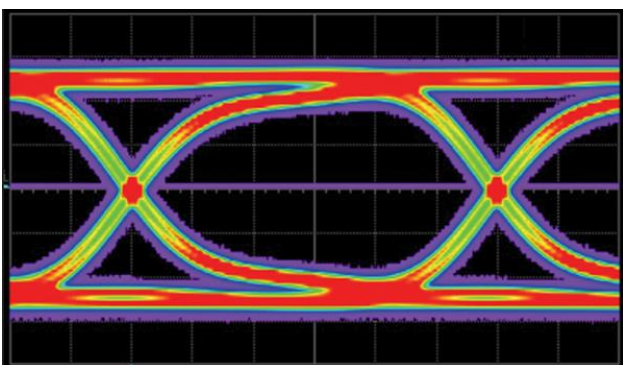
4.2. Dijagram oka

Jedan od prvih i osnovnih mjerenja koje se vrši za provjeru kvaliteta signala jeste dijagram oka. Dijagram oka se dobija superponiranjem rastućih i opadajućih ivica signala u određenom vremenskom periodu a prikazuje se na osciloskopu. Princip dobijanja dijagrama oka prikazan je na slici 6.



Slika 6. Proces dobijanja dijagrama oka

Dijagram oka izmjeren osciloskopom prikazan je na slici 7.



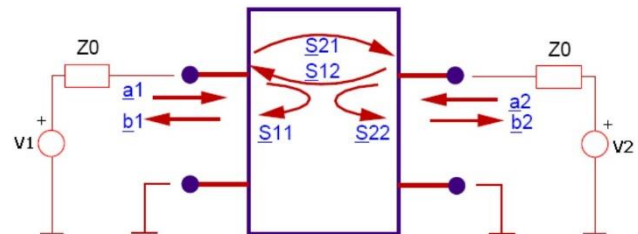
Slika 7. Dijagram oka prikazan na osciloskopu

Parametri koji se obično očitavaju sa dijagrama oka su džiter, varijacije nivoa signala, prosječno vrijeme porasta i opadanja signala i prosječno vrijeme trajanja bita.

4.3. S parametri

S parametri ili parametri rasejanja se koriste za opisivanje linearnih mreža sa n pristupa. Ukoliko se mreža posmatra kao dio transmisione linije, tada je moguće opisati rasejanje i refleksiju talasa korišćenjem S parametara.

S parametri predstavljaju bezdimenzione kompleksne veličine koje zavise od frekvencije i na svakoj frekvenciji se predstavljaju preko amplitude i faze. Na slici 8. je prikazana dvopristupna mreža sa označenim S parametrima.



Slika 8. Primjer mreže sa dva pristupa

Parametri S_{11} i S_{22} opisuju refleksiju signala na njegovim ulaznim, odnosno izlaznim pristupima. Preko parametara S_{12} i S_{21} opisuje se prostiranje signala od ulaznog do izlaznog pristupa i obratno. S parametri se mogu mjeriti korišćenjem VNA (Vector Network Analyzer) ili se mogu simulirati pomoću različitih softverskih alata.

5. ZAKLJUČAK

Glavna ideja ovog rada, bila je teorijska analiza odnosno opis problema koji mogu nastati prilikom razvoja štampanih ploča.

Bilo je neophodno napraviti uvod u *Power Integrity*, a to je zapravo dio gdje je opisan *Power Delivery Network*.

Nakon toga je dat teorijski uvod u *Power Integrity* simulacije kao i rezultati odrađenih simulacija. Na kraju je dat i teorijski opis transmisionih vodova, koji predstavlja uvod u *Signal Integrity* oblast, i potencijalno *Signal Integrity* simulacije.

Značaj korišćenja simulacija prilikom projektovanja štampanih ploča je očigledna. Simulacije mogu pomoći pri otkrivanju potencijalnih problema tokom razvoja uređaja, a samim tim i do uštede novca.

U današnje vrijeme, alati za simulacije štampanih ploča imaju visoke performanse i samim tim se značaj simulacija povećava.

6. LITERATURA

- [1] Eric Bogatin. Signal and Power Integrity – Simplified. 2nd ed. Pearson Education, Inc, 2004. ISBN: 978-0-13-234979-6.
- [2] Power Integrity Analysis in Your PCB Design Software: <https://resources.altium.com/p/power-integrity-analysis> (pristupljeno u avgustu 2023.)
- [3] Prozessor iMX6: https://www.nxp.com/docs/en/datasheet/IMX6DQCE_C.pdf (pristupljeno u avgustu 2023.)
- [4] Cadence Sigrity: https://www.cadence.com/en_US/home/tools/ic-

[package-design-and-analysis/si-pi-analysis/sigrity-advanced-si.html](#) (pristupljeno u avgustu 2023.)

- [5] Metoda za određivanje karakteristika širokopojasnog nisko-šumnog pojačavača realizovanog u CMOS tehnologiji:

<https://www.ftn.uns.ac.rs/n4670087/metoda-za-odredjivanje-karakteristika-sirokopojasnog-nisko-sumnog-pojacavaca-realizovanog-u-cmos->

(pristupljeno u avgustu 2023.)

- [6] Brian C. Wadell. Transmission Line Design Handbook. 1st ed. Artech House, Inc, 1991. ISBN: 978-0890064368.

Kratka biografija:



Milomir Spajić rođen je u Ljuboviji 1998. godine
Diplomski rad na Fakultetu tehničkih nauka iz
oblasti Elektrotehnike i računarstva – Primenjena
elektronika odbranio je 2021.god.
kontakt: milomir.spajic@uns.ac.rs