

## PROJEKTOVANJE UPRAVLJAČKE PLOČE ZA KONTROLU DC MOTORA

### DESIGN OF MAIN BOARD FOR DC MOTOR CONTROL

Nikolina Bratić, Vladimir Rajs, *Fakultet Tehničkih Nauka, Novi Sad*

#### Oblast – ELEKTROTEHNIKA I RAČUNARSTVO

**Kratak sadržaj** – U ovom radu predstavljen je razvoj PCB modula koji se koristi kao kontrolni modul za upravljanje rada motora, sa komunikacionim interfejsima (Ethernet, USB 2.0, CAN Bus, I2C, UART), Stereo DAC 24-bitni AD konvertor.. Cilj ovog rada bio je da se opiše na najbolji mogući način celokupan proces projektovanja višeslojne štampane pločice od idejne šeme, realizacije (šematski dizajn) i rutiranja pločice do generisanja izlaznih fajlova za izradu samog PCB-a. Izabran je mikrokontroler iz STM32 familije, jer je razvojno okruženje intuitivno i lako za korišćenje.

**Ključne reči:** STM32, Ethernet, USB 2.0, CAN Bus, I2C, UART, Stereo DAC 24-bit AD konvertor

**Abstract** – In this paper the development of a PCB module which can be used as a control module for managing the operation of the engine, with communication interfaces (Ethernet, USB 2.0, CAN Bus, I2C, UART), Stereo DAC 24-bit AD converter. The goal of this paper was to describe in the best possible way the entire process of designing a multi-layer printed circuit board from the conceptual scheme, realization (schematic design) and routing of the circuit board to the generation of output files for the production of the PCB itself. A microcontroller from the STM32 family was chosen, because the development environment is intuitive and easy to use.

**Keywords:** STM32, Ethernet, USB 2.0, CAN Bus, I2C, UART, Stereo DAC 24-bit AD converter

#### 1. UVOD

U ovom radu realizovana je višeslojna štampana pločica za kontrolu upravljanja BDC motora.

Korišten je mikrokontroler STM32F407 sa debugger-om STM32F103, a od komunikacionih interfejsa: Ethernet (brzina 2MB/s), USB 2.0, CAN Bus (brzina 1MB/s), UART i I2C.

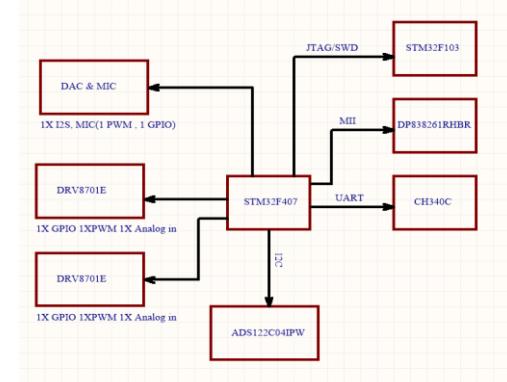
Prvo se pristupilo realizaciji šeme, zatim postavljanju komponenata za rutiranje i pravila za rutiranje. Posle rutiranja pločice urađena je provera Design rule check, i izvezeni su fajlovi za fabrikaciju (poručivanje PCB).

#### NAPOMENA:

Ovaj rad proistekao je iz master rada čiji mentor je bio dr Vladimir Rajs, vanr. prof.

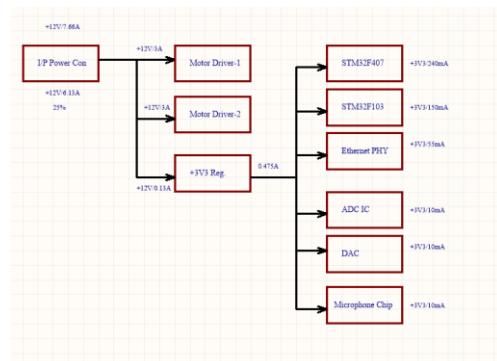
#### 2. RAZVOJ HARDVERA

Šematski i PCB dizajn modula rađen je u programskom paketu „Altium Designer“. Blok šema modula data je na slici 1, a sastoji se od sledećih podblokova: Schematic Block, Power Budget, STM32F103 Debugger, Ethernet PHY, Motor Driver 1, UART, USB interfejs, ADC interfejs, DAC I MIC, MCU - STM32F407, Motor Driver i Napajanje.



Slika 1. Blok šema modula

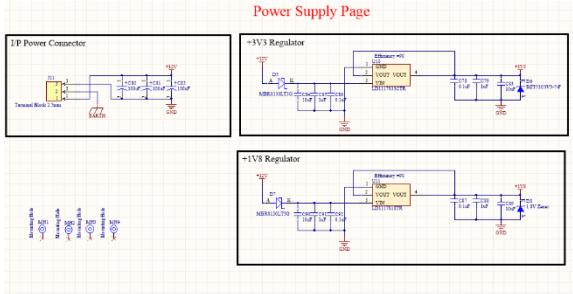
U samom projektovanju vrlo je bitno uraditi analizu budžeta za napajanje (engl.power budget), kako bismo imali podatke o strujnim i naponskim zahtevima/ograničenjima (slika 2).



Slika 2. Budžet za napajanje

#### 2.1. Napajanje

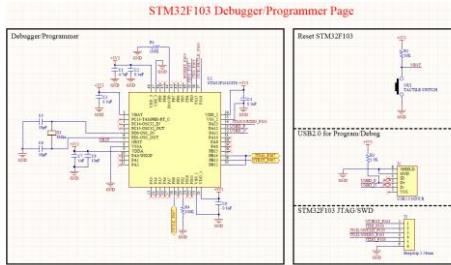
Za napajanje mikrokontrolera 3.3V korišten je linearni regulator LD1117S33CTR, ulazni napon može da bude maksimalno 15V i izlazna struja 800mA, dok je za napajanje 1.8V korišten linarni regulator LD1117S18TR sa istim karakteristikama kao i LD1117S33CTR. Električna šema napajanja prikazana je na slici 3.



Slika 3. Električna šema bloka napajanja

## 2.2. STM32F103 Debugger

Za programator je izabran STM32F103 debager, koji ima SWD i JTAG pinove. Šematski prikaz programatora je prikazan na slici 4.

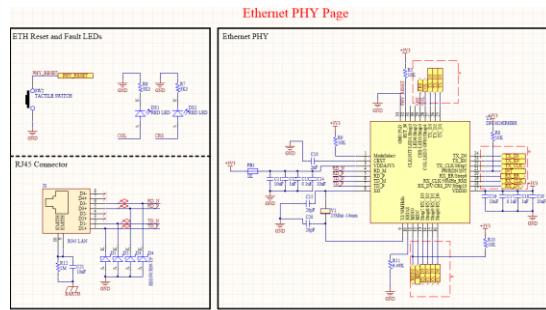


Slika 4. Električna šema programatora

## 2.3. Ethernet PHY

Ethernet je najrasprostranjenija mrežna tehnologija koja se koristi kod LAN-ova. Uobičajena bitska brzina kod prenosa podataka na ovoj mreži je 10 Mbps, a noviji standardi dozvoljavaju brzinu prenosa od 100 Mbps. Najčešće korišćeni standardi za Ethernet su Ethernet 2.0 i IEEE 802.3. U oba slučaja kao medijum za prenos se koristi deljiva magistrala po kojoj, u datom trenutku, samo jedan čvor može da prenosi (šalje) podatke. Podaci se prenose u formi okvira koji sadrži MAC (eng. media access control) izvorišnu i odredišnu adresu prednjog i prijemnog čvora, respektivno. Ethernet karticu čine dve sledeće logičke celine: interfejs fizičkog medijuma - prema standardu, logika ovog interfejsa odgovara PLS-u i PMA-u. Interfejs je odgovoran za prenos signala na električnom nivou, a čine ga sledeće dve celine: primopredajnik; i konvertor koda koji kodira/dekodira podatke.

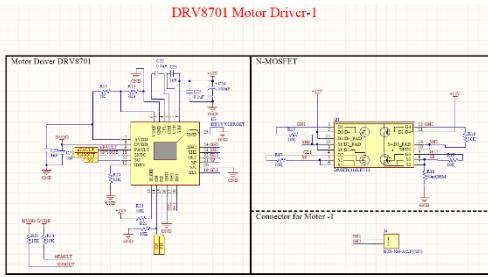
Sa ciljem da ne dođe do refleksije signala na prenosnom medijumu UTP treba da bude završen karakterističnom impedansom od  $100 \Omega$ , a koaksijalni sa  $50 \Omega$ . Izgled električne šeme Ethernet PHY dat je na slici 5.



Slika 5. Električna šema Ethernet PHY

## 2.4. Motor Driver 1/2

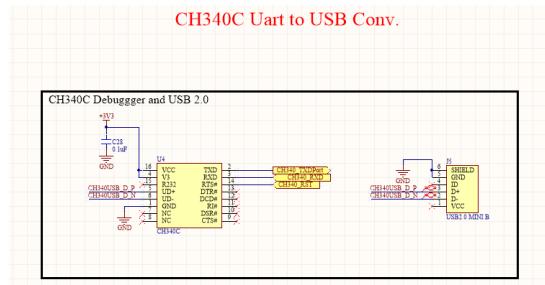
Električna šema Motor Driver data je na slici 6. DRV8701 je H most drajver sa integrisanim FET drajverom za kontrolu 4 eksterna mosfteta. Uredaj može da se napaja sa napajanjem 5.9V do 45V. Unutrašnja zaštita koja je prisutna: zaštita od niskog napona, charge pump greške, gašenje pri visokoj struji, greške pred drajvera, i zaštita od visoke temperature.



Slika 6. Električna šema Motor Driver-a

## 2.5. UART, USB interfejs

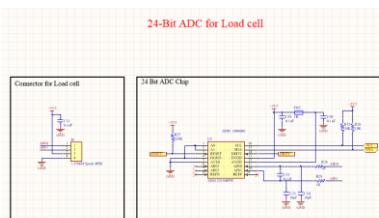
CH340 je USB konvertorski čip koji pretvara USB u serijski port. U UART režimu, CH340 obezbeđuje standardne MODEM signale, koji se koriste za proširenje serijskog porta za računare ili direktno nadogradnju sa normalnog serijskog uređaja na USB magistralu. Električna šema je prikazana na slici 7.



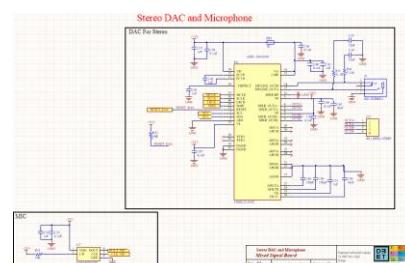
Slika 7. Električna šema UART i USB

## 2.6. ADC interfejs, Stereo DAC i Microphone

Električna šema ADC bloka data je na slici 8, dok je električna šema za Stereo DAC i Microphone prikazana na slici 9.



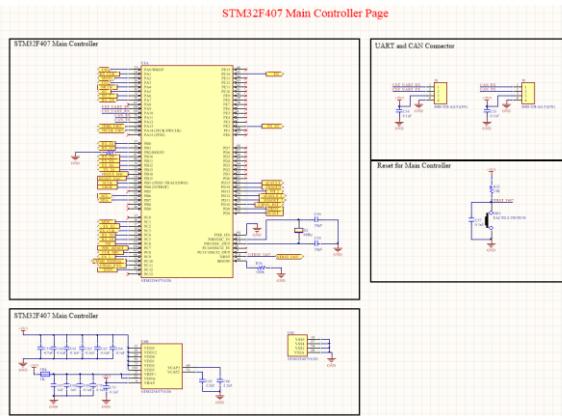
Slika 8. ADC blok



Slika 9. Električna šema Stereo DAC i Microphone

## 2.7. Mikrokontrolerska jedinica

Kontroler koji ima glavnu funkciju je STM32F407VGT6 [1]. Električna šema MCU je data na slici 10.



Slika 10. Električna šema MCU

## 3. Pravila za rutiranje

Prilikom rutiranja štampane pločice veoma je bitno podesiti pravila u skladu sa proizvođačem. Ova pravila nisu kompletна, jer kompleksna PCB pločica može imati stotine pravila. Neka od njih su: Pločice sa uzemljenom ravni su bolje jer dozvoljavaju rutiranje signala u microstrip i stripline konfiguraciji. Takođe, značajno smanjuju impedansu uzemljenja, pa time i šum uzemljenja; Signali visoke frekvencije se trebaju rutirati na medjunivoima. Na ovaj način uzemljene ravni se ponašaju kao štit, i štite od elektromagnetne radijacije uzrokovane visokim frekvencijama; Sloj signala mora uvek biti susedan ravnim; Povećavanje broja uzemljenih ravnih ima veliku prednost, jer smanjuju impedansu uzemljenje pločice, kao i elektromagnetno zračenje; Napajanje-Napajanje i Uzemljenje-Uzemljenje ravni moraju biti strogo spregnute; Konfiguracije bi trebale biti simetrične. Na primer, na osmoslojnoj pločici, ako je sloj 2 ravan, sloj 7 bi isto trebao biti ravan; Slojeve sa signalima je potrebno staviti pored slojeva ravni (napajanja ili uzemljenja). Povratna struja tako može teći na susjednoj ravni, smanjujući induktansu povratne konture na minimum; Da bi se dodatno popravio šum i elektromagnetska interferencija, može se dodatno smanjiti izolacija između signalnog sloja i susjednog sloja ravni; Važna stvar koju treba imati na umu je debljina pojedinih signalnih slojeva. Kada se bira materijal, treba obratiti pažnju na njegove električne, mehaničke i termalne karakteristike; Uzemljenje-odvajanja analogne i digitalne mase (slika 11)



Slika 11. Odvajanje analogne i digitalne mase

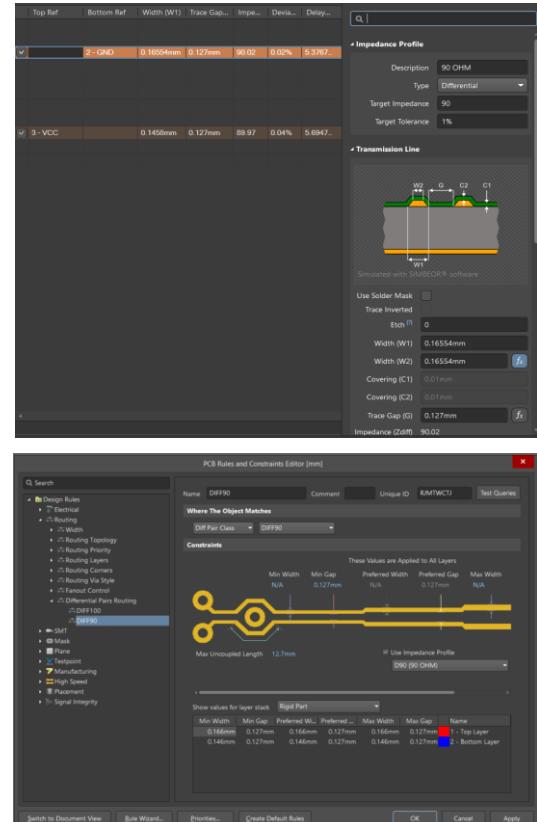
## 3.1. Impedansa

Impedansa se može shvatiti kao otpornost u AC režimu. Takođe se meri u omima, kao i otpornost, ali se znatno razlikuje. Omi otpornosti igraju ulogu u DC

režimu, dok omi impedanse su u AC režimu, konkretno u kolima koja imaju neku frekvenciju. Kako bi bili sigurni da se vod za signal ispravno projektovao, kao i da kvalitet signala kroz njega ne opada, impedansa se mora pažljivo kontrolisati, pošto je impedansa vodova PCB pločice inače nekontrolisana.

## 3.2. Važnost izjednačavanja impedansi u PCB dizajnu

Kontrola impedanse u PCB dizajnu se odnosi na izjednačavanje karakteristika materijala podloge, sa dimenzijama i pozicijom vodova, kako bi se obezbedilo da se impedansa signala nekog voda nalazi u tolerisanom opsegu. Pločice sa kontrolisanim impedansom pružaju ponovljive visokofrekventne performanse. Ispod su navedeni argumenti za kontrolu impedanse PCB dizajna. Na visokim frekvencijama, signal na vodu pločice nije samo veza, nego se ponaša i kao komponenta. Karakteristike se mogu razlikovati čak i na istom vodu, na različitim mestima. Kada god se signal propagira dalje kroz vod, različita impedansa stvara refleksiju signala koja zavisi od razlike neizjednačenih impedansi. Veće razlike impedansi stvaraju veću refleksiju i utiču na integritet signala. Refleksija signala ofsetuje stvari ili primarni signal, i takav signal se često pogrešno tumači od strane visokofrekventnih AD konvertora i ostalih visokofrekventnih kola, rezultujući neuspešnim dekodovanjem stvarnog signala. Primer izjednačavanja impedansi sa diferencijalnim signalima prikazan je na slici 12.



Slika 12. Postavljanje pravila za diferencijalne parove

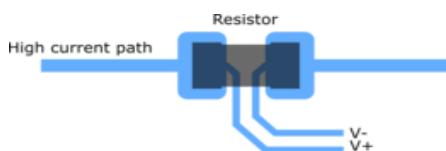
U zavisnosti od vrste signala i brzine prenosa podataka ili frekvenciji, u Tabeli 1. mogu se videti standardne vrednosti impedanse.

Standardni signal	Standardna impedansa ( $\Omega$ )	Toleransa [%]
USB	90	+/- 15
HDMI	95	+/- 15
IEEE 1394	108	+/- 2
Displayport	100	+/- 20
VGA	75	+/- 5
DVI	95	+/- 15
Ethernet Cat.5	100	+/- 5

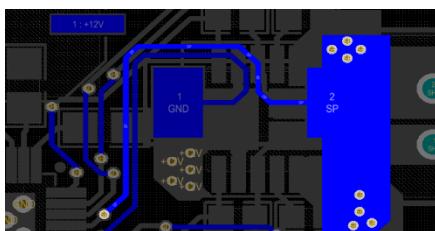
Tabela 1. Standardne vrednosti impedanse za dizajn PCB-a

### **3.3.Kelvinova veza -otpornik za strujni senzor**

Kelvinove senzor linije bi trebale da se vežu direktno na otporničke senzor priključke. Vodovi trebaju biti simetrični, sa identičnom dužinom i debljinom (slika 13.a i slika 13.b). Bilo kakve greške vezane za otpornost vodova, kontakata i/ili temperaturnog koeficijenta su eliminisane na taj način. Kelvinova veza za otpornik sa četiri pristupa je neophodna za precizno merenje struje.



Slika 13.a) Kelvinova veza (engl.*Kelvin connection*) [2]



Slika 13.b) Prikaz rutiranja senzor otpornika

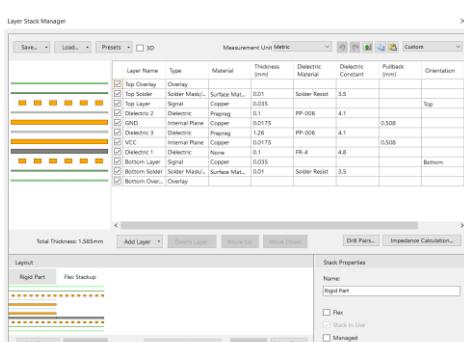
### 3.4. Stack up

Preporuka za četveroslojnu pločicu, stack-up od strane proizvođača štampanih pločica JLCPCB prikazana je na slici 14, dok je na slici 15. prikazan stack up projekta.

Layer Impedance Control Stacking		
Thickness		
Layer	Material Type	Thickness
Top Layer	Copper	0.035 mm
Pragig	Si3N4	0.2106 mm
Inner Layer	Copper	0.0115 mm
Core	Fan	1.005 mm
Inner Layer	Copper	0.0115 mm
Pragig	Si3N4	0.2106 mm
Bottom Layer	Copper	0.035 mm

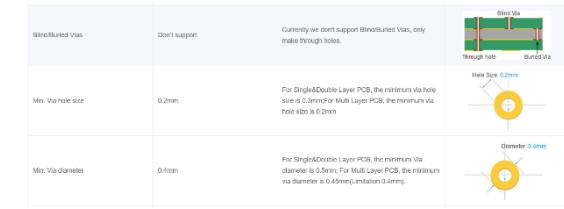
\* 2.0mm (17.7 mil) is nominal thickness of Si3N4 coating. Use 1.75 mil in the thickness when the controlled impedance layers are on top/bottom, use 0.5 mil when

Slika 14. Preporuka za stack-up [3]

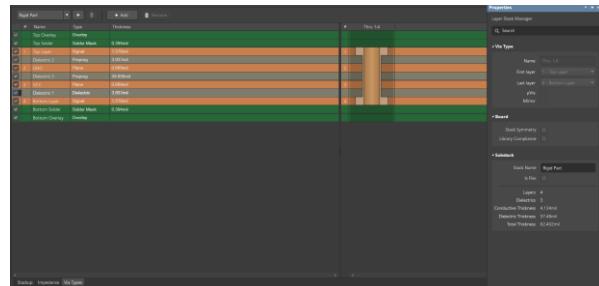


Slika 15. Stack up projekta

Preporučene vrednosti za VIA od strane proizvođača date su na slici 16, na slici 17. je to realizovano u projektu.

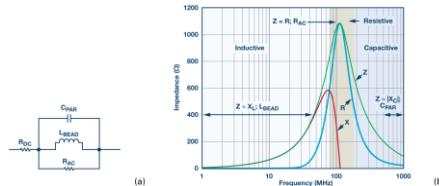


Slika 16. Preporuka za via



Slika 17. Dimnezije via u projektu

### **3.5.Ferrite bead**



Slika 18. Karakteristika ferrite bead [4]

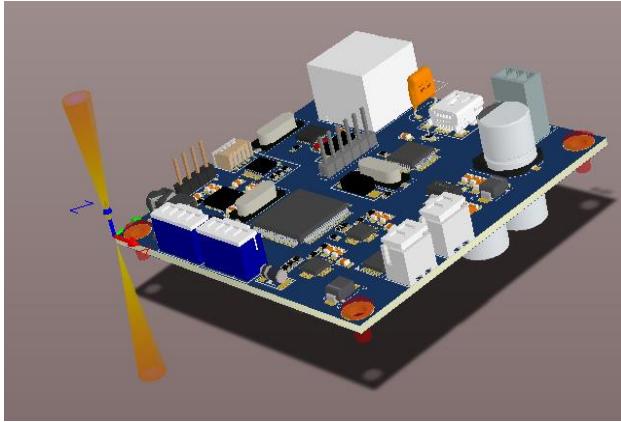
Iz razloga što su impedanse Ferrite Bead-ova induktivne, ferrite bead induktori se koriste da guše visokofrekventne signale u elektronskim komponentama (slika 18). Kada se Ferrite Bead prigušivac postavi na vod za napajanje koji napaja neki elektronski uređaj, on otklanja suvišan visokofrekventan šum koji je prisutan, ili kojeg je generisao izvor DC napajanja. Primenjivanje ferrit-a kao filtera elektromagnetske interferencije ili kao prigušivaca šuma izvora napajanja, najčešće dolazi sa pragom DC struje koji se mora ispoštovati. Struje veće od zadate vrednosti praga mogu oštetiti komponentu. Problematična stvar je da ovaj prag drastično zavisi od temperature. Kako temperatura raste, prag maksimalne struje brzo opada. Maksimalna struja takođe utiče na impedansu ferita. Kako DC struja raste, ferrite bead će se "zaštititi" i izgubiti induktansu.

Na relativno visokim strujama, saturacija može smanjiti impedansu ferrite-a i do 90%. U ovom projektu korišten je ferrite bead MPZ1608B471ATA00 (470 Ohms @ 100 MHz, 1A) kod Ethernet-a.

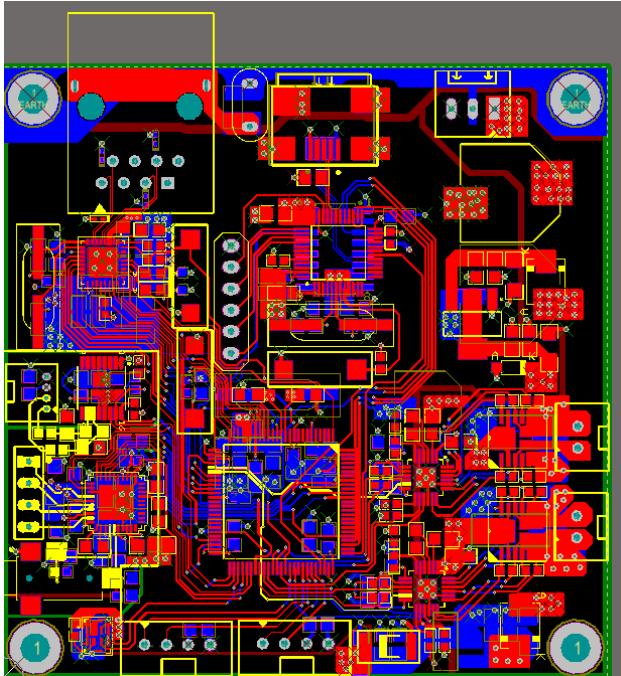
#### 4. Štampana ploča

Štampana ploča je izrađena u četveroslojnoj tehnologiji, dimenzija 71x71 mm. Takođe su dodati bušeni otvori za ugradnju odstojnika radi lakšeg montiranja.

Izgled 3D pločice prikazan je na slici 19. dok je izgled 2D prikazan na slici 20.



Slika 19. Izgled 3D štampane ploče



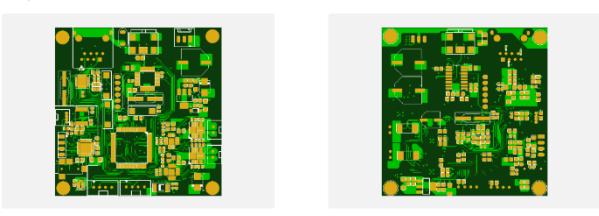
Slika 20.2D prikaz štampane ploče

#### 4.2.Fajlovi za fabrikaciju - izlazni fajlovi

NC drill fajl sadrži informacije o bušenju. Gerber format je otvoreni ASCII vektorski format za dizajn štampanih ploča (PCB).

To je standard koji koristi softver industrije PCB-a da opiše slike štampanih ploča: slojeve bakra, maska za lemljenje, podaci o bušenju itd. Izgled Gerber fajlova je prikazan na slici 21.

Detected 4 layer board of 70.98x70.1mm(2.79x2.76 inches).  
Your upload has finished processing. Enter the project details below and we'll move on to checking all the individual layers to make sure that they're correct.



Slika 21.Prikaz Gerber fajlova

Dezignator	Opis	Univerzitet	Urednik	Dokument
SL_C001	SL_C001_NPN Unipolar Transistor STP10N06L (2021)	SL_C001	SL_C001	SL_C001_NPN
SL_C002	SL_C002_NPN Unipolar Transistor STP10N06L (2021)	SL_C002	SL_C002	SL_C002_NPN
SL_C003	SL_C003_NPN Unipolar Transistor STP10N06L (2021)	SL_C003	SL_C003	SL_C003_NPN
SL_C004	SL_C004_NPN Unipolar Transistor STP10N06L (2021)	SL_C004	SL_C004	SL_C004_NPN
SL_C005	SL_C005_NPN Unipolar Transistor STP10N06L (2021)	SL_C005	SL_C005	SL_C005_NPN
SL_C006	SL_C006_NPN Unipolar Transistor STP10N06L (2021)	SL_C006	SL_C006	SL_C006_NPN
SL_C007	SL_C007_NPN Unipolar Transistor STP10N06L (2021)	SL_C007	SL_C007	SL_C007_NPN
SL_C008	SL_C008_NPN Unipolar Transistor STP10N06L (2021)	SL_C008	SL_C008	SL_C008_NPN
SL_C009	SL_C009_NPN Unipolar Transistor STP10N06L (2021)	SL_C009	SL_C009	SL_C009_NPN
SL_C010	SL_C010_NPN Unipolar Transistor STP10N06L (2021)	SL_C010	SL_C010	SL_C010_NPN
SL_C011	SL_C011_NPN Unipolar Transistor STP10N06L (2021)	SL_C011	SL_C011	SL_C011_NPN
SL_C012	SL_C012_NPN Unipolar Transistor STP10N06L (2021)	SL_C012	SL_C012	SL_C012_NPN
SL_C013	SL_C013_NPN Unipolar Transistor STP10N06L (2021)	SL_C013	SL_C013	SL_C013_NPN
SL_C014	SL_C014_NPN Unipolar Transistor STP10N06L (2021)	SL_C014	SL_C014	SL_C014_NPN
SL_C015	SL_C015_NPN Unipolar Transistor STP10N06L (2021)	SL_C015	SL_C015	SL_C015_NPN
SL_C016	SL_C016_NPN Unipolar Transistor STP10N06L (2021)	SL_C016	SL_C016	SL_C016_NPN
SL_C017	SL_C017_NPN Unipolar Transistor STP10N06L (2021)	SL_C017	SL_C017	SL_C017_NPN
SL_C018	SL_C018_NPN Unipolar Transistor STP10N06L (2021)	SL_C018	SL_C018	SL_C018_NPN
SL_C019	SL_C019_NPN Unipolar Transistor STP10N06L (2021)	SL_C019	SL_C019	SL_C019_NPN
SL_C020	SL_C020_NPN Unipolar Transistor STP10N06L (2021)	SL_C020	SL_C020	SL_C020_NPN
SL_C021	SL_C021_NPN Unipolar Transistor STP10N06L (2021)	SL_C021	SL_C021	SL_C021_NPN
SL_C022	SL_C022_NPN Unipolar Transistor STP10N06L (2021)	SL_C022	SL_C022	SL_C022_NPN
SL_C023	SL_C023_NPN Unipolar Transistor STP10N06L (2021)	SL_C023	SL_C023	SL_C023_NPN
SL_C024	SL_C024_NPN Unipolar Transistor STP10N06L (2021)	SL_C024	SL_C024	SL_C024_NPN
SL_C025	SL_C025_NPN Unipolar Transistor STP10N06L (2021)	SL_C025	SL_C025	SL_C025_NPN
SL_C026	SL_C026_NPN Unipolar Transistor STP10N06L (2021)	SL_C026	SL_C026	SL_C026_NPN
SL_C027	SL_C027_NPN Unipolar Transistor STP10N06L (2021)	SL_C027	SL_C027	SL_C027_NPN
SL_C028	SL_C028_NPN Unipolar Transistor STP10N06L (2021)	SL_C028	SL_C028	SL_C028_NPN
SL_C029	SL_C029_NPN Unipolar Transistor STP10N06L (2021)	SL_C029	SL_C029	SL_C029_NPN
SL_C030	SL_C030_NPN Unipolar Transistor STP10N06L (2021)	SL_C030	SL_C030	SL_C030_NPN
SL_C031	SL_C031_NPN Unipolar Transistor STP10N06L (2021)	SL_C031	SL_C031	SL_C031_NPN
SL_C032	SL_C032_NPN Unipolar Transistor STP10N06L (2021)	SL_C032	SL_C032	SL_C032_NPN
SL_C033	SL_C033_NPN Unipolar Transistor STP10N06L (2021)	SL_C033	SL_C033	SL_C033_NPN
SL_C034	SL_C034_NPN Unipolar Transistor STP10N06L (2021)	SL_C034	SL_C034	SL_C034_NPN
SL_C035	SL_C035_NPN Unipolar Transistor STP10N06L (2021)	SL_C035	SL_C035	SL_C035_NPN
SL_C036	SL_C036_NPN Unipolar Transistor STP10N06L (2021)	SL_C036	SL_C036	SL_C036_NPN
SL_C037	SL_C037_NPN Unipolar Transistor STP10N06L (2021)	SL_C037	SL_C037	SL_C037_NPN
SL_C038	SL_C038_NPN Unipolar Transistor STP10N06L (2021)	SL_C038	SL_C038	SL_C038_NPN
SL_C039	SL_C039_NPN Unipolar Transistor STP10N06L (2021)	SL_C039	SL_C039	SL_C039_NPN
SL_C040	SL_C040_NPN Unipolar Transistor STP10N06L (2021)	SL_C040	SL_C040	SL_C040_NPN
SL_C041	SL_C041_NPN Unipolar Transistor STP10N06L (2021)	SL_C041	SL_C041	SL_C041_NPN
SL_C042	SL_C042_NPN Unipolar Transistor STP10N06L (2021)	SL_C042	SL_C042	SL_C042_NPN
SL_C043	SL_C043_NPN Unipolar Transistor STP10N06L (2021)	SL_C043	SL_C043	SL_C043_NPN
SL_C044	SL_C044_NPN Unipolar Transistor STP10N06L (2021)	SL_C044	SL_C044	SL_C044_NPN
SL_C045	SL_C045_NPN Unipolar Transistor STP10N06L (2021)	SL_C045	SL_C045	SL_C045_NPN
SL_C046	SL_C046_NPN Unipolar Transistor STP10N06L (2021)	SL_C046	SL_C046	SL_C046_NPN
SL_C047	SL_C047_NPN Unipolar Transistor STP10N06L (2021)	SL_C047	SL_C047	SL_C047_NPN
SL_C048	SL_C048_NPN Unipolar Transistor STP10N06L (2021)	SL_C048	SL_C048	SL_C048_NPN
SL_C049	SL_C049_NPN Unipolar Transistor STP10N06L (2021)	SL_C049	SL_C049	SL_C049_NPN
SL_C050	SL_C050_NPN Unipolar Transistor STP10N06L (2021)	SL_C050	SL_C050	SL_C050_NPN
SL_C051	SL_C051_NPN Unipolar Transistor STP10N06L (2021)	SL_C051	SL_C051	SL_C051_NPN
SL_C052	SL_C052_NPN Unipolar Transistor STP10N06L (2021)	SL_C052	SL_C052	SL_C052_NPN
SL_C053	SL_C053_NPN Unipolar Transistor STP10N06L (2021)	SL_C053	SL_C053	SL_C053_NPN
SL_C054	SL_C054_NPN Unipolar Transistor STP10N06L (2021)	SL_C054	SL_C054	SL_C054_NPN
SL_C055	SL_C055_NPN Unipolar Transistor STP10N06L (2021)	SL_C055	SL_C055	SL_C055_NPN
SL_C056	SL_C056_NPN Unipolar Transistor STP10N06L (2021)	SL_C056	SL_C056	SL_C056_NPN
SL_C057	SL_C057_NPN Unipolar Transistor STP10N06L (2021)	SL_C057	SL_C057	SL_C057_NPN
SL_C058	SL_C058_NPN Unipolar Transistor STP10N06L (2021)	SL_C058	SL_C058	SL_C058_NPN
SL_C059	SL_C059_NPN Unipolar Transistor STP10N06L (2021)	SL_C059	SL_C059	SL_C059_NPN
SL_C060	SL_C060_NPN Unipolar Transistor STP10N06L (2021)	SL_C060	SL_C060	SL_C060_NPN
SL_C061	SL_C061_NPN Unipolar Transistor STP10N06L (2021)	SL_C061	SL_C061	SL_C061_NPN
SL_C062	SL_C062_NPN Unipolar Transistor STP10N06L (2021)	SL_C062	SL_C062	SL_C062_NPN
SL_C063	SL_C063_NPN Unipolar Transistor STP10N06L (2021)	SL_C063	SL_C063	SL_C063_NPN
SL_C064	SL_C064_NPN Unipolar Transistor STP10N06L (2021)	SL_C064	SL_C064	SL_C064_NPN
SL_C065	SL_C065_NPN Unipolar Transistor STP10N06L (2021)	SL_C065	SL_C065	SL_C065_NPN
SL_C066	SL_C066_NPN Unipolar Transistor STP10N06L (2021)	SL_C066	SL_C066	SL_C066_NPN
SL_C067	SL_C067_NPN Unipolar Transistor STP10N06L (2021)	SL_C067	SL_C067	SL_C067_NPN
SL_C068	SL_C068_NPN Unipolar Transistor STP10N06L (2021)	SL_C068	SL_C068	SL_C068_NPN
SL_C069	SL_C069_NPN Unipolar Transistor STP10N06L (2021)	SL_C069	SL_C069	SL_C069_NPN
SL_C070	SL_C070_NPN Unipolar Transistor STP10N06L (2021)	SL_C070	SL_C070	SL_C070_NPN
SL_C071	SL_C071_NPN Unipolar Transistor STP10N06L (2021)	SL_C071	SL_C071	SL_C071_NPN
SL_C072	SL_C072_NPN Unipolar Transistor STP10N06L (2021)	SL_C072	SL_C072	SL_C072_NPN
SL_C073	SL_C073_NPN Unipolar Transistor STP10N06L (2021)	SL_C073	SL_C073	SL_C073_NPN
SL_C074	SL_C074_NPN Unipolar Transistor STP10N06L (2021)	SL_C074	SL_C074	SL_C074_NPN
SL_C075	SL_C075_NPN Unipolar Transistor STP10N06L (2021)	SL_C075	SL_C075	SL_C075_NPN
SL_C076	SL_C076_NPN Unipolar Transistor STP10N06L (2021)	SL_C076	SL_C076	SL_C076_NPN
SL_C077	SL_C077_NPN Unipolar Transistor STP10N06L (2021)	SL_C077	SL_C077	SL_C077_NPN
SL_C078	SL_C078_NPN Unipolar Transistor STP10N06L (2021)	SL_C078	SL_C078	SL_C078_NPN
SL_C079	SL_C079_NPN Unipolar Transistor STP10N06L (2021)	SL_C079	SL_C079	SL_C079_NPN
SL_C080	SL_C080_NPN Unipolar Transistor STP10N06L (2021)	SL_C080	SL_C080	SL_C080_NPN
SL_C081	SL_C081_NPN Unipolar Transistor STP10N06L (2021)	SL_C081	SL_C081	SL_C081_NPN
SL_C082	SL_C082_NPN Unipolar Transistor STP10N06L (2021)	SL_C082	SL_C082	SL_C082_NPN
SL_C083	SL_C083_NPN Unipolar Transistor STP10N06L (2021)	SL_C083	SL_C083	SL_C083_NPN
SL_C084	SL_C084_NPN Unipolar Transistor STP10N06L (2021)	SL_C084	SL_C084	SL_C084_NPN
SL_C085	SL_C085_NPN Unipolar Transistor STP10N06L (2021)	SL_C085	SL_C085	SL_C085_NPN
SL_C086	SL_C086_NPN Unipolar Transistor STP10N06L (2021)	SL_C086	SL_C086	SL_C086_NPN
SL_C087	SL_C087_NPN Unipolar Transistor STP10N06L (2021)	SL_C087	SL_C087	SL_C087_NPN
SL_C088	SL_C088_NPN Unipolar Transistor STP10N06L (2021)	SL_C088	SL_C088	SL_C088_NPN
SL_C089	SL_C089_NPN Unipolar Transistor STP10N06L (2021)	SL_C089	SL_C089	SL_C089_NPN
SL_C090	SL_C090_NPN Unipolar Transistor STP10N06L (2021)	SL_C090	SL_C090	SL_C090_NPN
SL_C091	SL_C091_NPN Unipolar Transistor STP10N06L (2021)	SL_C091	SL_C091	SL_C091_NPN
SL_C092	SL_C092_NPN Unipolar Transistor STP10N06L (2021)	SL_C092	SL_C092	SL_C092_NPN
SL_C093	SL_C093_NPN Unipolar Transistor STP10N06L (2021)	SL_C093	SL_C093	SL_C093_NPN
SL_C094	SL_C094_NPN Unipolar Transistor STP10N06L (2021)	SL_C094	SL_C094	SL_C094_NPN
SL_C095	SL_C095_NPN Unipolar Transistor STP10N06L (2021)	SL_C095	SL_C095	SL_C095_NPN
SL_C096	SL_C096_NPN Unipolar Transistor STP10N06L (2021)	SL_C096	SL_C096	SL_C096_NPN
SL_C097	SL_C097_NPN Unipolar Transistor STP10N06L (2021)	SL_C097	SL_C097	SL_C097_NPN
SL_C098	SL_C098_NPN Unipolar Transistor STP10N06L (2021)	SL_C098	SL_C098	SL_C098_NPN
SL_C099	SL_C099_NPN Unipolar Transistor STP10N06L (2021)	SL_C099	SL_C099	SL_C099_NPN
SL_C100	SL_C100_NPN Unipolar Transistor STP10N06L (2021)	SL_C100	SL_C100	SL_C100_NPN
SL_C101	SL_C101_NPN Unipolar Transistor STP10N06L (2021)	SL_C101	SL_C101	SL_C101_NPN
SL_C102	SL_C102_NPN Unipolar Transistor STP10N06L (2021)	SL_C102	SL_C102	SL_C102_NPN
SL_C103	SL_C103_NPN Unipolar Transistor STP10N06L (2021)	SL_C103	SL_C103	SL_C103_NPN
SL_C104	SL_C104_NPN Unipolar Transistor STP10N06L (2021)	SL_C104	SL_C104	SL_C104_NPN
SL_C105	SL_C105_NPN Unipolar Transistor STP10N06L (2021)	SL_C105	SL_C105	SL_C105_NPN
SL_C106	SL_C106_NPN Unipolar Transistor STP10N06L (2021)	SL_C106	SL_C106	SL_C106_NPN
SL_C107	SL_C107_NPN Unipolar Transistor STP10N06L (2021)	SL_C107	SL_C107	SL_C107_NPN
SL_C108	SL_C108_NPN Unipolar Transistor STP10N06L (2021)	SL_C108	SL_C108	SL_C108_NPN
SL_C109	SL_C109_NPN Unipolar Transistor STP10N06L (2021)	SL_C109	SL_C109	SL_C109_NPN
SL_C110	SL_C110_NPN Unipolar Transistor STP10N06L (2021)	SL_C110	SL_C110	SL_C110_NPN
SL_C111	SL_C111_NPN Unipolar Transistor STP10N06L (2021)	SL_C111	SL_C111	SL_C111_NPN
SL_C112	SL_C112_NPN Unipolar Transistor STP10N06L (2021)	SL_C112	SL_C112	SL_C112_NPN
SL_C113	SL_C113_NPN Unipolar Transistor STP10N06L (2021)	SL_C113	SL_C113	SL_C113_NPN
SL_C114	SL_C114_NPN Unipolar Transistor STP10N06L (2021)	SL_C114	SL_C114	SL_C114_NPN
SL_C115	SL_C115_NPN Unipolar Transistor STP10N06L (2021)	SL_C115	SL_C115	SL_C115_NPN
SL_C116	SL_C116_NPN Unipolar Transistor STP10N06L (2021)	SL_C116	SL_C116	SL_C116_NPN
SL_C117	SL_C117_NPN Unipolar Transistor STP10N06L (2021)	SL_C117	SL_C117	SL_C117_NPN
SL_C118	SL_C118_NPN Unipolar Transistor STP10N06L (2021)	SL_C118	SL_C118	SL_C118_NPN
SL_C119	SL_C119_NPN Unipolar Transistor STP10N06L (2021)	SL_C119	SL_C119	SL_C119_NPN
SL_C120	SL_C120_NPN Unipolar Transistor STP10N06L (2021)	SL_C120	SL_C120	SL_C120_NPN
SL_C121	SL_C121_NPN Unipolar Transistor STP10N06L (2021)	SL_C121	SL_C121	SL_C121_NPN
SL_C122	SL_C122_NPN Unipolar Transistor STP10N06L (2021)	SL_C122	SL_C122	SL_C122_NPN
SL_C123	SL_C123_NPN Unipolar Transistor STP10N06L (2021)	SL_C123	SL_C123	SL_C123_NPN
SL_C124	SL_C124_NPN Unipolar Transistor STP10N06L (2021)	SL_C124	SL_C124	SL_C124_NPN
SL_C125	SL_C125_NPN Unipolar Transistor STP10N06L (2021)	SL_C125	SL_C125	SL_C125_NPN
SL_C126	SL_C126_NPN Unipolar Transistor STP10N06L (2021)	SL_C126	SL_C126	SL_C126_NPN
SL_C127	SL_C127_NPN Unipolar Transistor STP10N06L (2021)	SL_C127	SL_C127	SL_C127_NPN
SL_C128	SL_C128_NPN Unipolar Transistor STP10N06L (2021)	SL_C128	SL_C128	SL_C128_NPN
SL_C129	SL_C129_NPN Unipolar Transistor STP10N06L (2021)	SL_C129	SL_C129	SL_C129_NPN
SL_C130	SL_C130_NPN Unipolar Transistor STP10N06L (2021)	SL_C130	SL_C130	SL_C130_NPN
SL_C131	SL_C131_NPN Unipolar Transistor STP10N06L (2021)	SL_C131	SL_C131	SL_C131_NPN
SL_C132	SL_C132_NPN Unipolar Transistor STP10N06L (2021)	SL_C132	SL_C132	SL_C132_NPN
SL_C133	SL_C133_NPN Unipolar Transistor STP10N06L (2021)	SL_C133		